

INGENIERÍA EN ELECTRÓNICA

---

# COMPUERTAS LÓGICAS

**REALIZADO POR**

MARÍA TERESA JIMÉNEZ RAMÍREZ

Ing. Electrónica

---

DICIEMBRE 2020

# ÍNDICE GENERAL

|                                    |    |
|------------------------------------|----|
| Índice de Tablas.....              | 1  |
| Índice de Figuras.....             | 2  |
| 2.Compuertas Lógicas.....          | 3  |
| 2.1 AND.....                       | 5  |
| 2.2 OR.....                        | 8  |
| 2.3 NOT.....                       | 11 |
| 2.4 NAND.....                      | 14 |
| 2.5 NOR.....                       | 17 |
| 2.6 XOR.....                       | 20 |
| 2.7 XNOR.....                      | 23 |
| Ejercicios Compuertas Lógicas..... | 26 |
| Respuestas.....                    | 27 |

# ÍNDICE DE TABLAS

|  |    |
|--|----|
| Tabla 2.1.Tabla de la Verdad AND. Fuente: Elaboración Propia.....  | 6  |
| Tabla 2.2.Tabla de la Verdad OR. Fuente: Elaboración Propia.....   | 9  |
| Tabla 2.3.Tabla de la Verdad NOT. Fuente: Elaboración Propia.....  | 12 |
| Tabla 2.4.Tabla de la Verdad NAND. Fuente: Elaboración Propia..... | 15 |
| Tabla 2.5.Tabla de la Verdad NOR. Fuente: Elaboración Propia.....  | 18 |
| Tabla 2.6.Tabla de la Verdad XOR. Fuente: Elaboración Propia.....  | 21 |
| Tabla 2.7.Tabla de la Verdad XNOR. Fuente: Elaboración Propia..... | 24 |

# ÍNDICE DE FIGURAS

|              |   |                            |    |
|--------------|---|----------------------------|----|
| Figura 2.1.  | Símbolo electrónico en Norma ANSI para la compuerta AND.  | Fuente: Elaboración Propia | 6  |
| Figura 2.2.  | Símbolo electrónico en Norma IEC para la compuerta AND.   | Fuente: Elaboración Propia | 6  |
| Figura 2.3.  | Circuito eléctrico equivalente AND.                       | Fuente: Elaboración Propia | 7  |
| Figura 2.4.  | Símbolo electrónico en Norma ANSI para la compuerta OR.   | Fuente: Elaboración Propia | 9  |
| Figura 2.5.  | Símbolo electrónico en Norma IEC para la compuerta OR.    | Fuente: Elaboración Propia | 9  |
| Figura 2.6.  | Circuito eléctrico equivalente OR.                        | Fuente: Elaboración Propia | 10 |
| Figura 2.7.  | Símbolo electrónico en Norma ANSI para la compuerta NOT.  | Fuente: Elaboración Propia | 12 |
| Figura 2.8.  | Símbolo electrónico en Norma IEC para la compuerta NOT.   | Fuente: Elaboración Propia | 12 |
| Figura 2.9.  | Circuito eléctrico equivalente NOT.                       | Fuente: Elaboración Propia | 13 |
| Figura 2.10. | Símbolo electrónico en Norma ANSI para la compuerta NAND. | Fuente: Elaboración Propia | 16 |
| Figura 2.11. | Símbolo electrónico en Norma IEC para la compuerta NAND.  | Fuente: Elaboración Propia | 16 |
| Figura 2.12. | Circuito eléctrico equivalente NAND.                      | Fuente: Elaboración Propia | 16 |
| Figura 2.13. | Símbolo electrónico en Norma ANSI para la compuerta NOR.  | Fuente: Elaboración Propia | 19 |
| Figura 2.14. | Símbolo electrónico en Norma IEC para la compuerta NOR.   | Fuente: Elaboración Propia | 19 |
| Figura 2.15. | Circuito eléctrico equivalente NOR.                       | Fuente: Elaboración Propia | 19 |
| Figura 2.16. | Símbolo electrónico en Norma ANSI para la compuerta XOR.  | Fuente: Elaboración Propia | 21 |
| Figura 2.17. | Símbolo electrónico en Norma IEC para la compuerta XOR.   | Fuente: Elaboración Propia | 21 |
| Figura 2.18. | Circuito eléctrico equivalente XOR.                       | Fuente: Elaboración Propia | 22 |
| Figura 2.19. | Símbolo electrónico en Norma ANSI para la compuerta XNOR. | Fuente: Elaboración Propia | 24 |
| Figura 2.20. | Símbolo electrónico en Norma IEC para la compuerta XNOR.  | Fuente: Elaboración Propia | 24 |
| Figura 2.21. | Circuito eléctrico equivalente XNOR.                      | Fuente: Elaboración Propia | 25 |

# 2.COMPUERTAS LÓGICAS

Las compuertas lógicas son circuitos electrónicos integrados, creados para manipular las señales con el fin de obtener un comportamiento específico entre ellas.

Dichos circuitos electrónicos integrados, están formados internamente por dispositivos llamados transistores, que dependiendo de su conformación estructural, su distribución y ubicación dentro del circuito integrado se denominan: AND, OR, NOT, NAND, NOR, EXOR y EXNOR.

La asignación de un nombre a dichas compuertas lógicas se debe a la función que las mismas realizan con las señales de entradas que reciben para obtener una respuesta deseada como resultado. Las compuertas lógicas se caracterizan por realizar funciones lógicas matemáticas como sumas y restas, multiplicación, inclusión, exclusión, etc.

En cuanto a la funcionalidad de dicha compuertas se basa en sus niveles lógicos, lo cual se refiere a ceros y/o unos lógicos, también llamados bajo (L, por su sigla en Inglés Low) o alto (H, por su sigla en inglés High) respectivamente.

Lo que quiere decir que para expresar que una entrada tiene un 1 lógico, igualmente se puede mencionar como que la señal está en alto.

Para el caso de las operaciones lógicas, en el ámbito de la electrónica y la computación, se le asigna el nombre de booleana. Booleana significa operaciones en el sistema numérico binario, por lo que los valores a utilizar serían 1 y 0. Lo que implica un nuevo término, lógica positiva y lógica negativa.

Cuando se refiere a la lógica positiva, es cuando se le asigna al valor 1 la lógica de actuación, es decir para indicar que un sensor lee una señal, es porque recibió un "1" lógico y si tiene un "0" lógico es porque no tiene señal, para indicar que el LED está encendido es porque se lee un "1" lógico, mientras que si tiene un "0" lógico es porque el LED está apagado.

Caso contrario sería la lógica negativa, donde se le asigna un 0 lógico a todo lo que se considera como “encendido” o “recibido”, por lo que de los ejemplos anteriores pero en lógica negativa sería: para indicar que un sensor lee una señal, es porque recibió un “0” lógico y si tiene un “1” lógico es porque no tiene señal, para indicar que el LED está encendido es porque se lee un “0” lógico, mientras que si tiene un “1” lógico es porque el LED está apagado.

Por lo tanto, es muy importante definir el tipo de lógica que se va a implementar en los circuitos eléctricos o en el razonamiento lógico para no caer en confusiones.

Para una mejor comprensión de cada una de las compuertas lógicas se maneja lo que se denomina la tabla de la verdad. La cual consiste en colocar todas sus señales de entrada y asignarles valores lógicos binarios (1 y/o 0) de todos sus posibles comportamientos y combinaciones existentes entre sí, para lograr encontrar el comportamiento final, su respuesta, de acuerdo a sus entradas basado en la operación booleana.

Además de la tabla de la verdad, que es propia y característica de cada compuerta lógica, también las compuertas lógicas cuentan con su respectiva simbología electrónica de acuerdo a la norma IEC, con la cual es identificada en los esquemáticos de circuitos electrónicos.

Cada símbolo es diferente entre cada una de las diferentes compuertas lógicas. Solo cabría rescatar, que cuando existe un círculo a la entrada o salida de cualquier compuerta lógica significa negación, es decir que si lleva un 1 lógico termina siendo un 0 lógico y viceversa.

Mientras que por la parte booleana, existen ecuaciones matemáticas que representan y resuelven las operaciones lógicas entre las señales sometidas a cada una de las compuertas.

También se debe tomar en cuenta que dichas compuertas lógicas se puede representar por medio de circuitos eléctricos equivalentes con interruptores, simulando el paso o no de las señales de entrada con base a lo deseado en la salida, que es el principio de las compuertas lógicas. Haciendo la analogía de los interruptores. Si se encuentra el interruptor cerrado, se ve representado por un 1 lógico y en caso de permanecer abierto sería un 0 lógico, para que al final del circuito se encienda o no un bombillo como ejemplo del resultado final, siendo el mismo un 1 lógico si se enciende o un 0 lógico si se encuentra apagado.

## 2.1 AND.

La compuerta lógica denominada AND, como su nombre lo indica en inglés, significa: "Y". Por lo que su función lógica sería tomar dos o más señales de entrada y aplicarle la función matemática de multiplicación para obtener una señal de salida en función de la operación "Y".

Su funcionalidad se basa en que para obtener un 1 lógico de salida, todas las señales de entrada deben de ser un 1 lógico, en el momento que una de todas las señales de entrada sea un 0 lógico, su resultado será un 0. Prácticamente como una multiplicación matemática, donde cualquier número multiplicado por 0 será 0.

Dicha multiplicación es en álgebra Boole.

La tabla de la verdad de la compuerta lógica AND se muestra en la tabla 2.1, donde se aprecian dos señales de entrada A y B, y la señal de salida denominada C. Donde se muestran todas las posibles combinaciones lógicas que podrían existir entre las señales A y B, y en respuesta a ello la señal C como el resultado de aplicar AND.

Se aclara que la cantidad de entradas puede ser de dos en adelante, más sólo se obtiene una salida.

Su representación gráfica de acuerdo a la norma ANSI se ilustra en la Fig 2.1, donde su figura geométrica es curva a la salida pero lineal en las entradas, mientras que para la norma IEC se muestra en la Fig 2.2.

Tabla 2.1. Tabla de la Verdad AND. Fuente: Elaboración Propia.

| Entrada |   | Salida |
|---------|---|--------|
| A       | B | C      |
| 0       | 0 | 0      |
| 0       | 1 | 0      |
| 1       | 0 | 0      |
| 1       | 1 | 1      |



Figura 2.1. Símbolo electrónico en Norma ANSI para la compuerta AND. Fuente: Elaboración Propia.



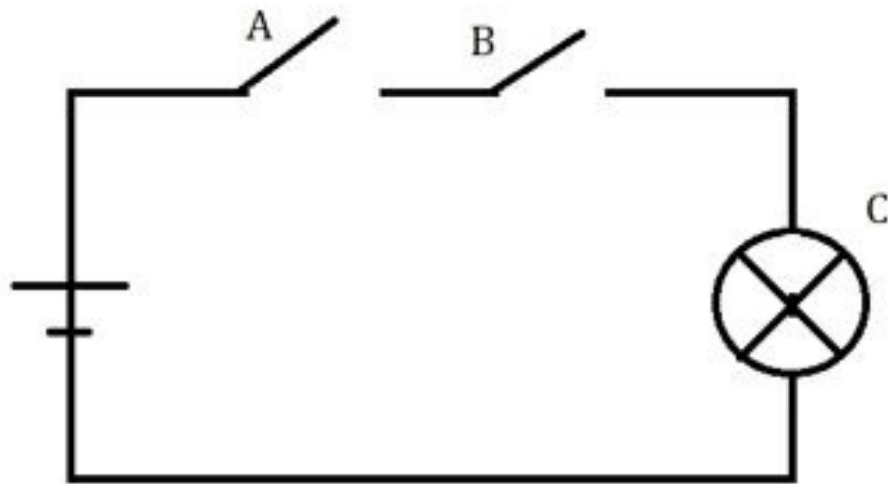
Figura 2.2. Símbolo electrónico en Norma IEC para la compuerta AND. Fuente: Elaboración Propia.

La representación matemática en álgebra Booleana, se resume en la Ecuación 2.1 la cual consiste en una multiplicación Básicamente.

El circuito eléctrico equivalente para la compuerta AND se muestra en la Fig 2.3, donde los interruptores deben permanecer cerrados ambos para dejar pasar el flujo de corriente.

$$C = A \times B$$

*Ecuación 2.1. Ecuación AND.*



*Figura 2.3. Circuito eléctrico equivalente AND. Fuente: Elaboración Propia.*

## 2.2 OR.

La compuerta lógica denominada OR, como su nombre lo indica en inglés, significa: "O". Por lo que su función lógica sería tomar dos o más señales de entrada y aplicarle la función matemática de suma para obtener una señal de salida en función de la operación "O".

Su funcionalidad se basa en que para obtener un 1 lógico de salida, cualquiera las señales de entrada deben de ser un 1 lógico.

Prácticamente como una suma matemática, donde cualquier número sumado con 0 será dicho número. Dicha suma es en álgebra Boole, por lo que  $1 + 1$  no será 2, sino 1, el valor máximo en binario.

La tabla de la verdad de la compuerta lógica OR se muestra en la tabla 2.2, donde se aprecian dos señales de entrada A y B, y la señal de salida denominada C.

Donde se muestran todas las posibles combinaciones lógicas que podrían existir entre las señales A y B, y en respuesta a ello la señal C como el resultado de aplicar OR.

Se aclara que la cantidad de entradas puede ser de dos en adelante, más sólo se obtiene una salida.

Su representación gráfica en la norma ANSI se ilustra en la Fig 2.4, donde su figura geométrica es divergente a la salida pero curva en las entradas, mientras que para la norma IEC se muestra en la Fig 2.5.

Tabla 2.2. Tabla de la Verdad OR. Fuente: Elaboración Propia.

| Entrada |   | Salida |
|---------|---|--------|
| A       | B | C      |
| 0       | 0 | 0      |
| 0       | 1 | 1      |
| 1       | 0 | 1      |
| 1       | 1 | 1      |

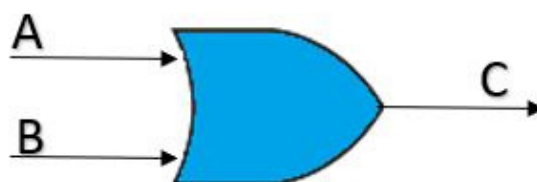


Figura 2.4. Símbolo electrónico en Norma ANSI para la compuerta OR. Fuente: Elaboración Propia.



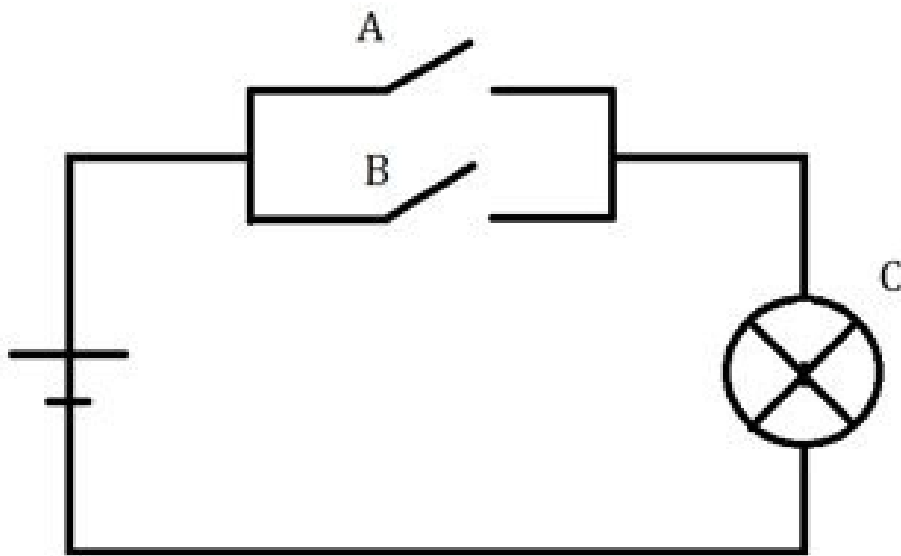
Figura 2.5. Símbolo electrónico en Norma IEC para la compuerta OR. Fuente: Elaboración Propia.

La representación matemática en álgebra Booleana, se resume en la Ecuación 2.2 la cual consiste en una suma básicamente.

El circuito eléctrico equivalente se muestra en la Fig 2.6, donde el posible camino del flujo eléctrico para encender el bombillo pueden ser varios para dejar pasar el flujo de corriente.

$$C = A + B$$

*Ecuación 2.2. Ecuación OR.*



*Figura 2.6. Circuito eléctrico equivalente OR. Fuente: Elaboración Propia.*

## 2.3 NOT.

La compuerta lógica denominada NOT, como su nombre lo indica en inglés, significa: "NO". Por lo que su función lógica sería únicamente para cada una de las señales por separado.

Su funcionalidad se basa en cambiar su valor lógico, es decir si la señal de entrada es un uno lógico, al aplicarle la función NOT se obtendría un cero lógico y así a la inversa, por lo que algunos casos suele representarse la respuesta a dicha compuerta como la entrada negada con una línea recta sobre la señal.

La tabla de la verdad de la compuerta lógica NOT se muestra en la tabla 2.3, donde se aprecia una única señal de entrada A, y la señal de salida representada como A negada.

Donde se muestran todas las posibles opciones lógicas que podrían tomar la señal A, y en respuesta a ello la señal  $\bar{A}$  como el resultado de aplicar NOT. Se aclara que dicha operación se aplica únicamente a cada señal por separado.

Su representación gráfica en la norma ANSI se ilustra en la Fig 2.7, donde su figura geométrica es un triángulo con un círculo a la salida, mientras en la norma IEC se muestra en la Fig 2.8.

La representación matemática en álgebra Booleana, se resume en la Ecuación 2.3 la cual consiste en un cambio de valor opuesto básicamente.

El circuito eléctrico equivalente se muestra en la Fig 2.9, donde el posible camino del flujo eléctrico para encender el bombillo pueden ser dos.

Tabla 2.3. Tabla de la Verdad NOT. Fuente: Elaboración Propia.

| Entrada | Salida    |
|---------|-----------|
| A       | $\bar{A}$ |
| 0       | 1         |
| 1       | 0         |

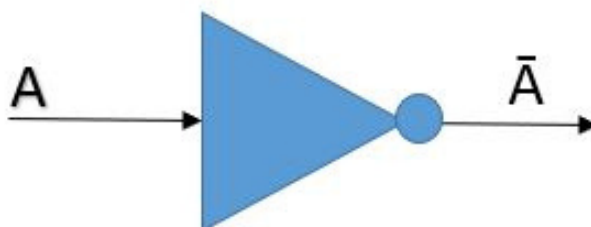


Figura 2.7. Símbolo electrónico en Norma ANSI para la compuerta NOT. Fuente: Elaboración Propia.

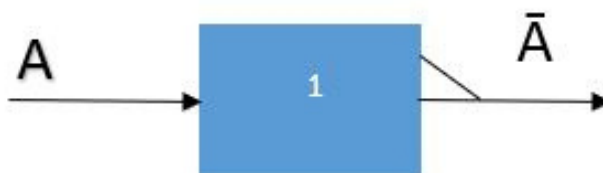


Figura 2.8. Símbolo electrónico en Norma IEC para la compuerta NOT. Fuente: Elaboración Propia.

$$A = \bar{\bar{A}}$$

Ecuación 2.3. Ecuación NOT.

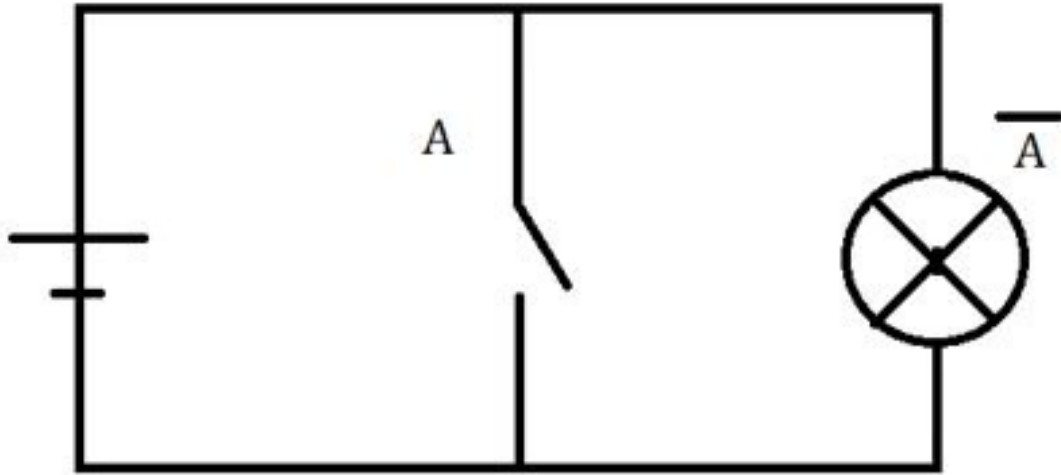


Figura 2.9. Circuito eléctrico equivalente NOT. Fuente: Elaboración Propia.

## 2.4 NAND.

La compuerta lógica denominada NAND es una fusión entre la compuerta AND con la NOT, su nombre en inglés, significa: "NOT AND = NAND". Aclarando que al igual que la AND, dicha función se puede aplicar a dos o más señales de entrada, más si se obtendría una única respuesta.

Por lo que su función lógica sería prácticamente la misma de la compuerta AND pero al resultado de dicha operación se le aplica la operación NOT. Es decir, cambiando todos los resultados anteriormente vistos en la AND, a sus valores opuestos.

La tabla de la verdad de la compuerta lógica NAND se muestra en la tabla 2.4, donde se aprecia las señales de entrada A y B, y la señal de salida representada por C.

Donde se muestran todas las posibles combinaciones entre las señales de entrada A y B, y en respuesta a ello la señal C como el resultado de aplicar NAND. Cabe mencionar que también puede verse como la operación matemática de multiplicación y encima de ella una línea recta resaltando la negación a dicha operación.

Se aclara que dicha operación se puede aplicar a más de dos señales de entrada.

Su representación gráfica en la norma ANSI se ilustra en la Fig 2.10, donde su figura geométrica es igual a la AND pero con un círculo a la salida, indicando la negación de la resultante, mientras en la norma IEC se muestra en la Fig 2.11.

La representación matemática en álgebra Booleana, se resume en la Ecuación 2.4 la cual consiste en una multiplicación a la cual su resultado final se cambia por su valor opuesto básicamente, donde se recuerda que la línea recta encima de la operación matemática, significa negación.

El circuito eléctrico equivalente para la compuerta NAND se muestra en la Fig 2.12, donde el posible camino del flujo eléctrico para encender el bombillo pueden ser dos. Por lo que la manera en que el bombillo se mantenga apagado, un cero lógico, será con ambos interruptores de entrada se mantengan cerrados, es decir un uno lógico.

*Tabla 2.4. Tabla de la Verdad NAND. Fuente: Elaboración Propia.*

| Entrada |   | Salida |
|---------|---|--------|
| A       | B | C      |
| 0       | 0 | 1      |
| 0       | 1 | 1      |
| 1       | 0 | 1      |
| 1       | 1 | 0      |

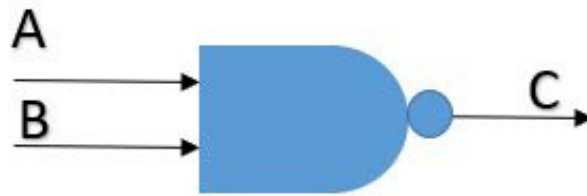


Figura 2.10. Símbolo electrónico en Norma ANSI para la compuerta NAND. Fuente: Elaboración Propia.



Figura 2.11. Símbolo electrónico en Norma IEC para la compuerta NAND. Fuente: Elaboración Propia.

$$C = \overline{A \times B}$$

Ecuación 2.4. Ecuación NAND.

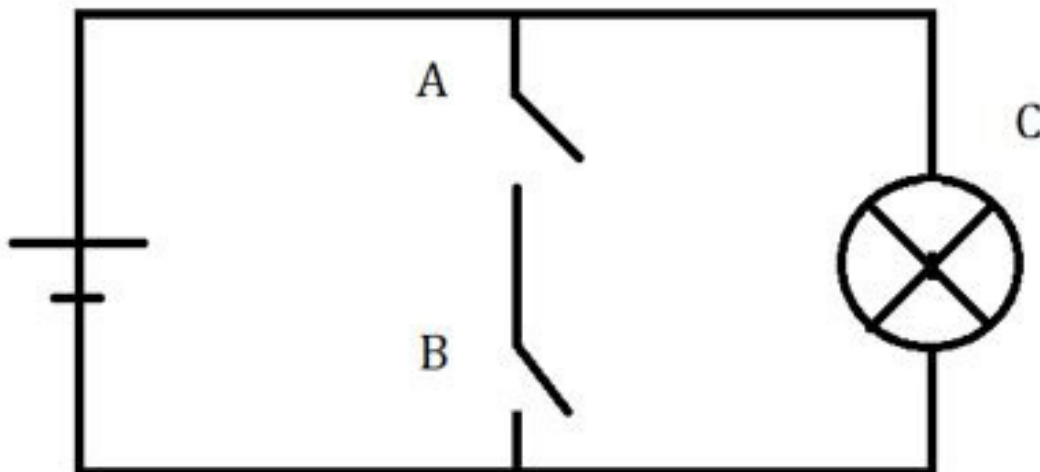


Figura 2.12. Circuito eléctrico equivalente NAND. Fuente: Elaboración Propia.

## 2.5 NOR.

La compuerta lógica denominada NOR, es una fusión entre OR y NOT, su nombre en inglés significa: "NOT OR = NOR". Por lo que su función lógica sería tomar dos o más señales de entrada y aplicarle la función matemática de suma para obtener una señal de salida en función de la operación "O" pero a dicho resultado se le debe aplicar la operación NOT, por lo que se debe invertir sus resultados finales obtenidos.

Su funcionalidad se basa en que para obtener un 0 lógico de salida, cualquiera las señales de entrada deben de ser un 1 lógico. Prácticamente como una suma matemática, donde cualquier número sumado con 1 será 0. Dicha suma es en álgebra Boole, por lo que  $1 + 1$  no será 2, sino 1, y el valor final de dicha compuerta NOR sería 0 luego de aplicar la negación a la respuesta.

La tabla de la verdad de la compuerta lógica NOR se muestra en la tabla 2.5, donde se aprecian dos señales de entrada A y B, y la señal de salida denominada C. Donde se muestran todas las posibles combinaciones lógicas que podrían existir entre las señales A y B, y en respuesta a ello la señal C como el resultado de aplicar NOR.

Se aclara que la cantidad de entradas puede ser de dos en adelante, más sólo se obtiene una salida.

Su representación gráfica en la norma ANSI se ilustra en la Fig 2.13, donde su figura geométrica es divergente a la salida con un círculo pero curva en las entradas, mientras en la norma IEC se muestra en la Fig 2.14.

La representación matemática en álgebra Booleana, se resume en la Ecuación 2.5 la cual consiste en una suma básicamente.

El circuito eléctrico equivalente para la compuerta NOR se muestra en la Fig 2.15, donde el posible camino del flujo eléctrico para encender el bombillo pueden ser varios. Por lo que la manera en que el bombillo se mantenga apagado, un cero lógico, será que un solo interruptor de entrada se mantenga cerrados, es decir un uno lógico.

*Tabla 2.5. Tabla de la Verdad NOR. Fuente: Elaboración Propia.*

| Entrada |   | Salida |
|---------|---|--------|
| A       | B | C      |
| 0       | 0 | 1      |
| 0       | 1 | 0      |
| 1       | 0 | 0      |
| 1       | 1 | 0      |

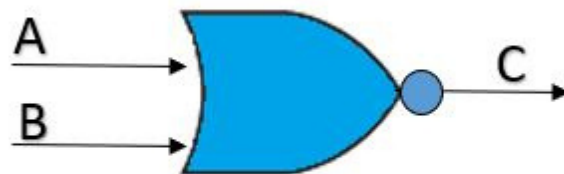


Figura 2.13. Símbolo electrónico en Norma ANSI para la compuerta NOR. Fuente: Elaboración Propia.



Figura 2.14. Símbolo electrónico en Norma IEC para la compuerta NOR. Fuente: Elaboración Propia.

$$C = \overline{A + B}$$

Ecuación 2.5. Ecuación NOR.

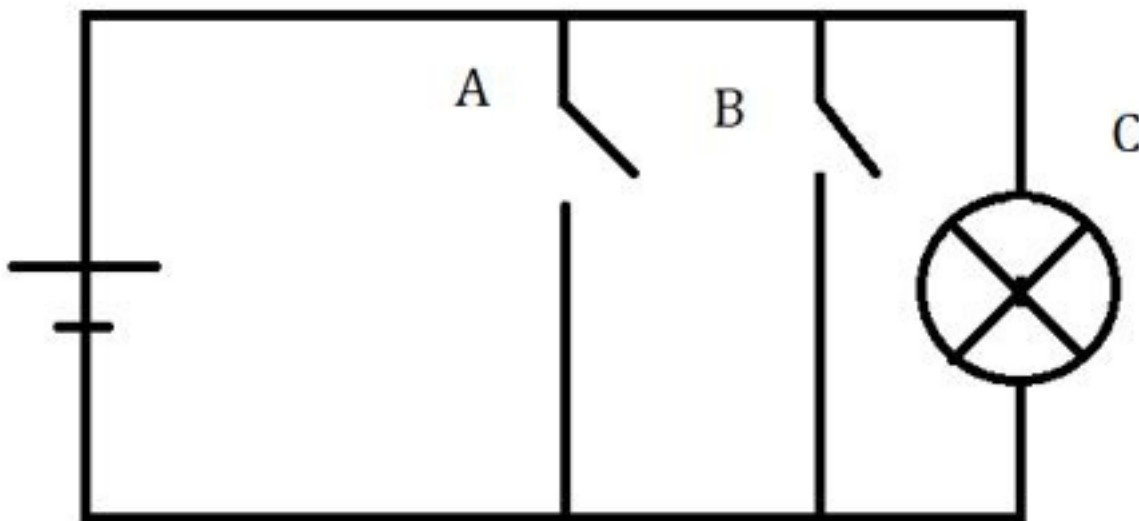


Figura 2.15. Circuito eléctrico equivalente NOR. Fuente: Elaboración Propia.

## 2.6 XOR.

La compuerta lógica denominada XOR, es una OR exclusiva. Por lo que su función lógica sería tomar dos o más señales de entrada y aplicarle la función matemática de suma y multiplicación entre sus señales negadas, para obtener una señal de salida en función de la operación exclusiva.

Su funcionalidad se basa en multiplicar las señales de entrada alternadas, es decir su valor normal por el valor invertido de otra señal de entrada y luego se suma por el opuesto de dicha suma.

La tabla de la verdad de la compuerta lógica XOR se muestra en la tabla 2.6, donde se aprecian dos señales de entrada A y B, y la señal de salida denominada C.

Donde se muestran todas las posibles combinaciones lógicas que podrían existir entre las señales A y B, y

en respuesta a ello la señal C como el resultado de aplicar XOR.

Se aclara que la cantidad de entradas puede ser de dos en adelante, más sólo se obtiene una salida.

Su representación gráfica en la norma ANSI se ilustra en la Fig 2.16, donde su figura geométrica es igual a la OR pero en sus entradas se coloca una doble línea, mientras que en la norma IEC se ilustra en la Fig 2.17.

La representación matemática en álgebra Booleana, se resume en la Ecuación 2.6 la cual consiste en una suma de multiplicaciones básicamente.

El circuito eléctrico equivalente se muestra en la Fig 2.18, donde el posible camino del flujo eléctrico para encender el bombillo pueden ser varios.

Tabla 2.6. Tabla de la Verdad XOR. Fuente: Elaboración Propia.

| Entrada |   | Salida |
|---------|---|--------|
| A       | B | C      |
| 0       | 0 | 0      |
| 0       | 1 | 1      |
| 1       | 0 | 1      |
| 1       | 1 | 0      |

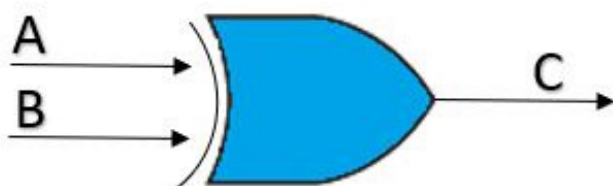


Figura 2.16. Símbolo electrónico en Norma ANSI para la compuerta XOR. Fuente: Elaboración Propia.



Figura 2.17. Símbolo electrónico en Norma IEC para la compuerta XOR. Fuente: Elaboración Propia.

$$C = (A \times \overline{B}) + (\overline{A} \times B)$$

Ecuación 2.6. Ecuación XOR.

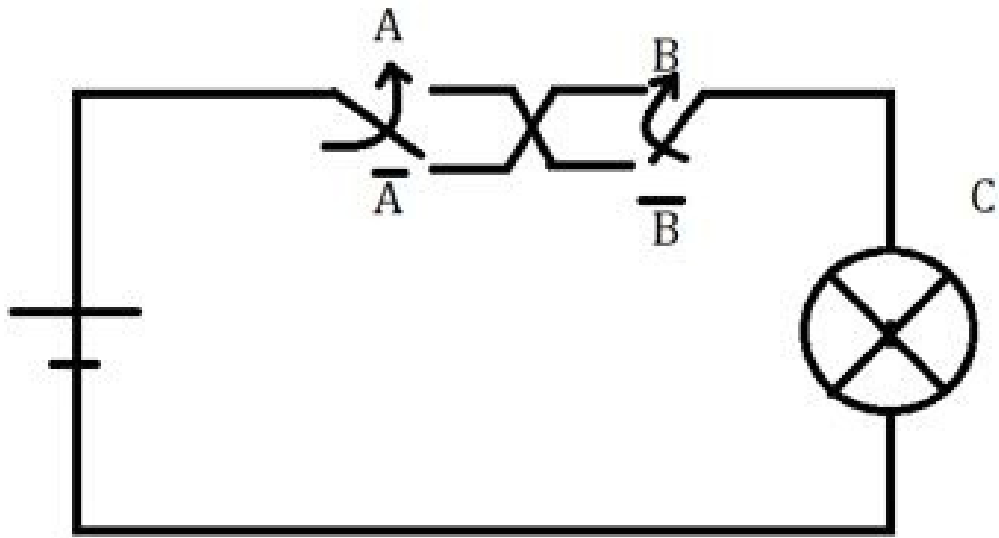


Figura 2.18. Circuito eléctrico equivalente XOR. Fuente: Elaboración Propia.

## 2.7 XNOR.

La compuerta lógica denominada XNOR, es el antónimo de la compuerta XOR. Por lo que su función lógica sería tomar dos o más señales de entrada y aplicarle la función matemática de suma entre las multiplicaciones de las entradas pero alternadas entre sí.

Su funcionalidad se basa en la mutación de sus entradas, tanto linealmente como opuesto a sus valores, luego se deben sumar dichas multiplicaciones.

La tabla de la verdad de la compuerta lógica XNOR se muestra en la tabla 2.7, donde se aprecian dos señales de entrada A y B, y la señal de salida denominada C.

Donde se muestran todas las posibles combinaciones lógicas que podrían existir entre las señales A y B, y en respuesta a ello la señal C como el resultado de aplicar XNOR.

Se aclara que la cantidad de entradas puede ser de dos en adelante, más sólo se obtiene una salida.

Su representación gráfica en la norma ANSI se ilustra en la Fig 2.19, donde su figura geométrica es divergente a la salida con un círculo pero dos curvas en las entradas, mientras que en la norma IEC se muestra en la Fig 2.20.

La representación matemática en álgebra Booleana, se resume en la Ecuación 2.7 la cual consiste en una suma de la multiplicación de sus entradas alternadas básicamente.

El circuito eléctrico equivalente se muestra en la Fig 2.21, Por lo que la manera en que el bombillo se mantenga encendido, un uno lógico, será que ambos interruptores de entrada (A o B) se mantenga cerrados (un cero lógico) o abiertos (un uno lógico) al mismo tiempo iguales.

Tabla 2.7. Tabla de la Verdad XNOR. Fuente: Elaboración Propia.

| Entrada |   | Salida |
|---------|---|--------|
| A       | B | C      |
| 0       | 0 | 1      |
| 0       | 1 | 0      |
| 1       | 0 | 0      |
| 1       | 1 | 1      |

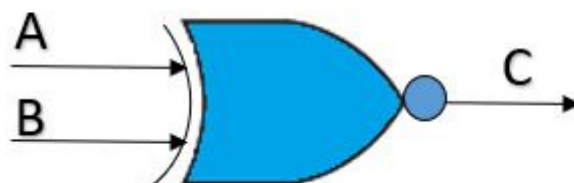


Figura 2.19. Símbolo electrónico en Norma ANSI para la compuerta XNOR. Fuente: Elaboración Propia.



Figura 2.20. Símbolo electrónico en Norma IEC para la compuerta XNOR. Fuente: Elaboración Propia.

$$C = (A \times B) + (\overline{A \times B})$$

Ecuación 2.7. Ecuación XNOR.

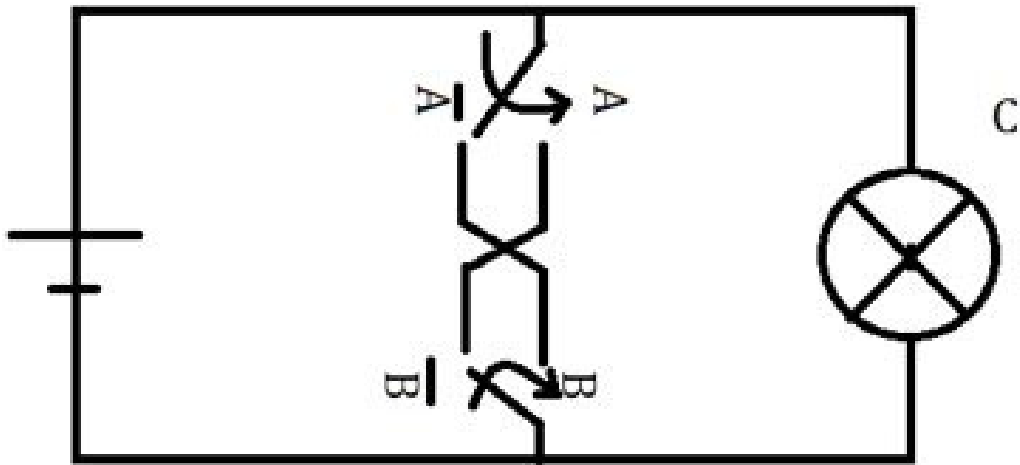
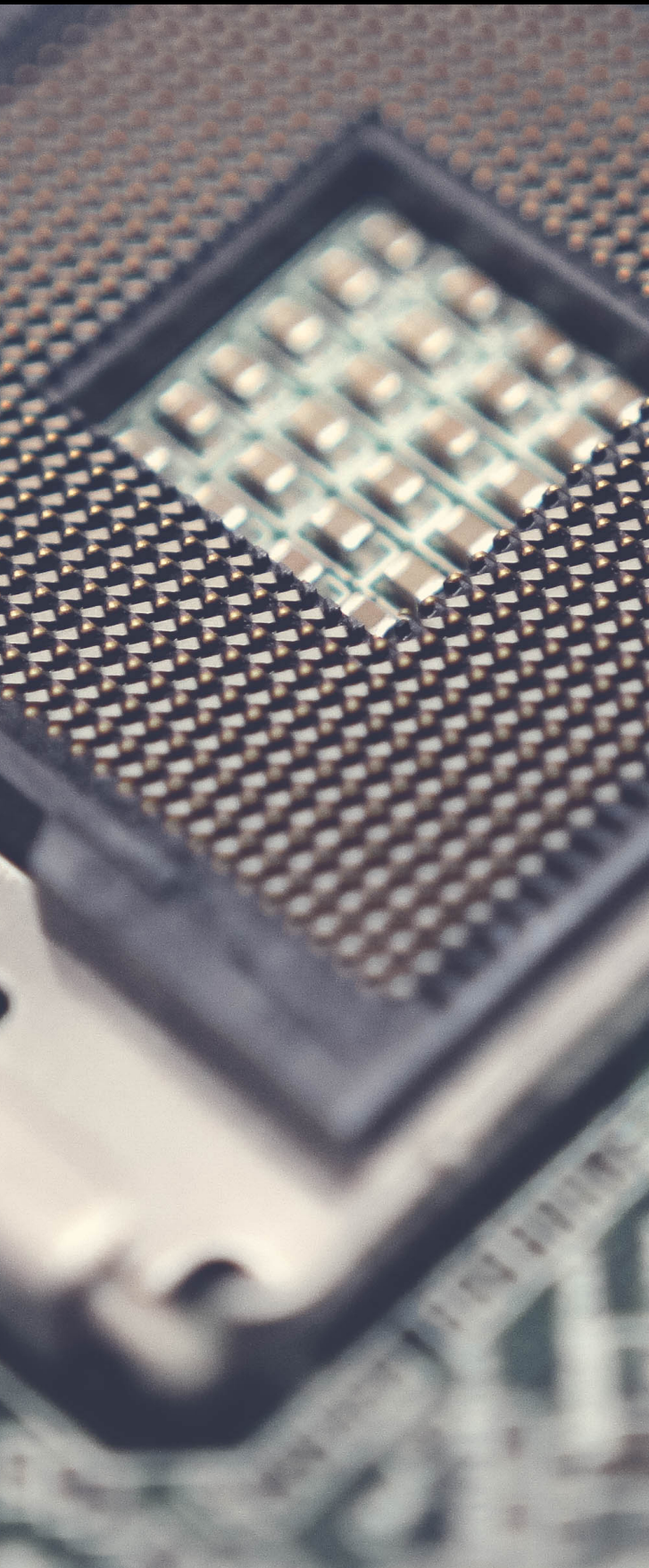


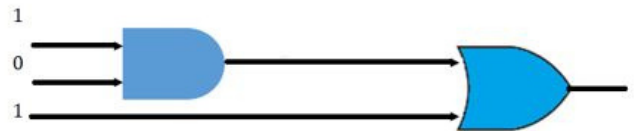
Figura 2.21. Circuito eléctrico equivalente XNOR. Fuente: Elaboración Propia.

# EJERCICIOS COMPUERTAS LÓGICAS

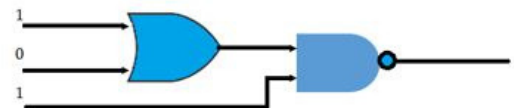


A. Determinar la señal de salida de cada uno de las siguientes compuertas lógicas.

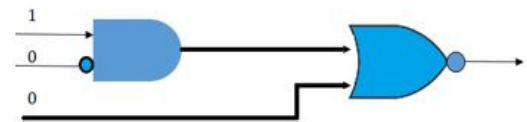
A.1



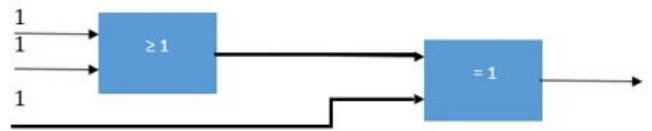
A.2



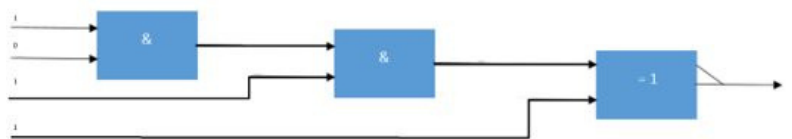
A.3



A.4



A.5



# RESOLUCIÓN EJERCICIOS COMPUERTAS LÓGICAS

